

BẢN THIẾT KẾ CỦA KỸ NGUYÊN SỐ

CẤU TRÚC MÁY TÍNH VÀ GIAO DIỆN

Từ Vĩ mô đến Vi mô: Hành trình giải phẫu hệ thống máy tính hiện đại.



Tài liệu giải thích trực quan (Lưu hành nội bộ).



Phân loại Hệ thống Máy tính

Máy tính điện tử được định hình bởi kích cỡ, quy mô xử lý và số lượng người dùng đồng thời.



Máy tính lớn (Mainframe)



- **Quy mô:** Tổ chức lớn, hàng trăm thiết bị đầu cuối.



- **Mục đích:** Mô phỏng động học, thời tiết, ngân hàng.



- **Đặc trưng:** Đa nhiệm cực đại.



Máy tính nhỏ (Minicomputer)



- **Quy mô:** Công ty, viện nghiên cứu.



- **Mục đích:** Đa người dùng, giới hạn thiết bị.



- **Đặc trưng:** Thu hẹp từ Mainframe, tối ưu chi phí.



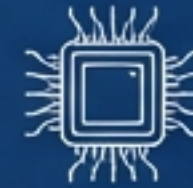
Máy vi tính (Microcomputer)



- **Quy mô:** Cá nhân (PC).



- **Mục đích:** Văn phòng, tin học cá nhân.



- **Đặc trưng:** Vi xử lý trên một chip duy nhất. Nhỏ gọn, đột phá.

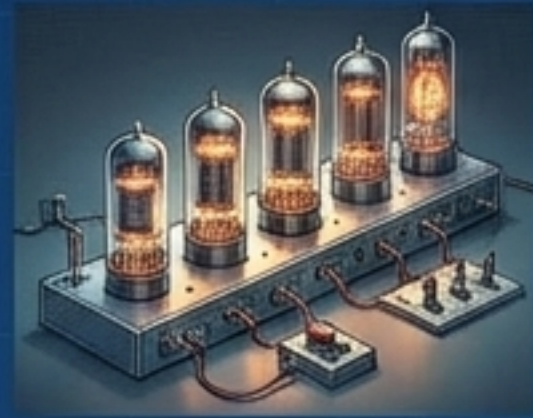
PROJECT:	
COMPUTER SYSTEMS CLASSIFICATION	
DRAWING NO:	CS-SPEC-001
DATE: 2024-05-21	ENGINEER: T. NGUYEN
8910.TL	REV: A
SHEET: 1 OF 1	

Tiến hóa Phần cứng: 5 Thế hệ Lịch sử

Thế hệ 0: Cơ học



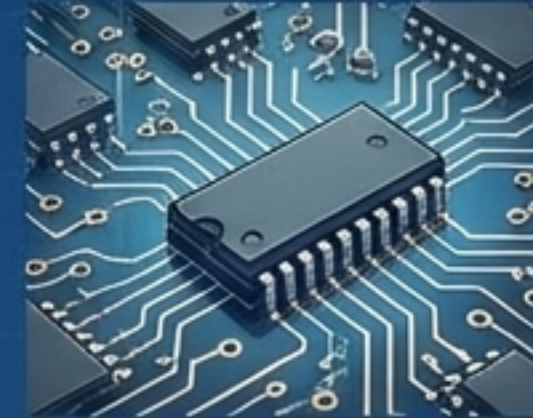
Thế hệ 1: Đèn điện tử



Thế hệ 2: Transistor



Thế hệ 3: Vi mạch IC



Thế hệ 4: VLSI



Thế hệ 0: Cơ học

Vận hành bằng tay, bánh răng (Pascal, Babbage).

Thế hệ 1: Đèn điện tử

Đèn chân không, kích thước khổng lồ (ENIAC).

Thế hệ 2: Transistor

Kích thước giảm, hệ thống bus chung (1948).

Thế hệ 3: Vi mạch IC

Hàng chục transistor/chip, đa chương trình.

Thế hệ 4: VLSI

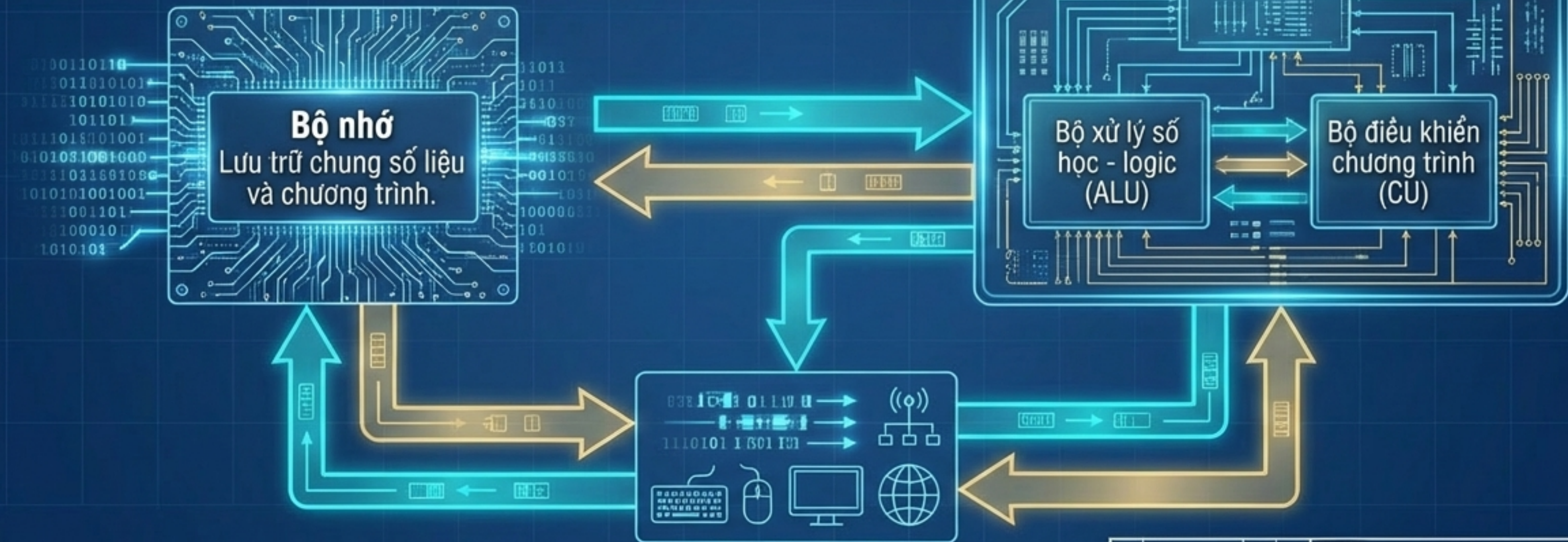
Hàng triệu transistor/chip, kỷ nguyên PC (1980s).

PROJECT:		COMPUTER SYSTEMS CLASSIFICATION	
DRAWING NO:		CS-SPEC-001	
ENGINEER: T. NGUYEN		REVISION: A	
DATE: 2024/06/22	SVI/O.TL	SHEET: 1 OF 1	

Nền tảng Hiện đại: Kiến trúc Von Neumann

Nguyên lý cốt lõi: Cả "Lệnh" và "Dữ liệu" đều được mã hóa nhị phân và lưu chung trong cùng một Bộ nhớ.

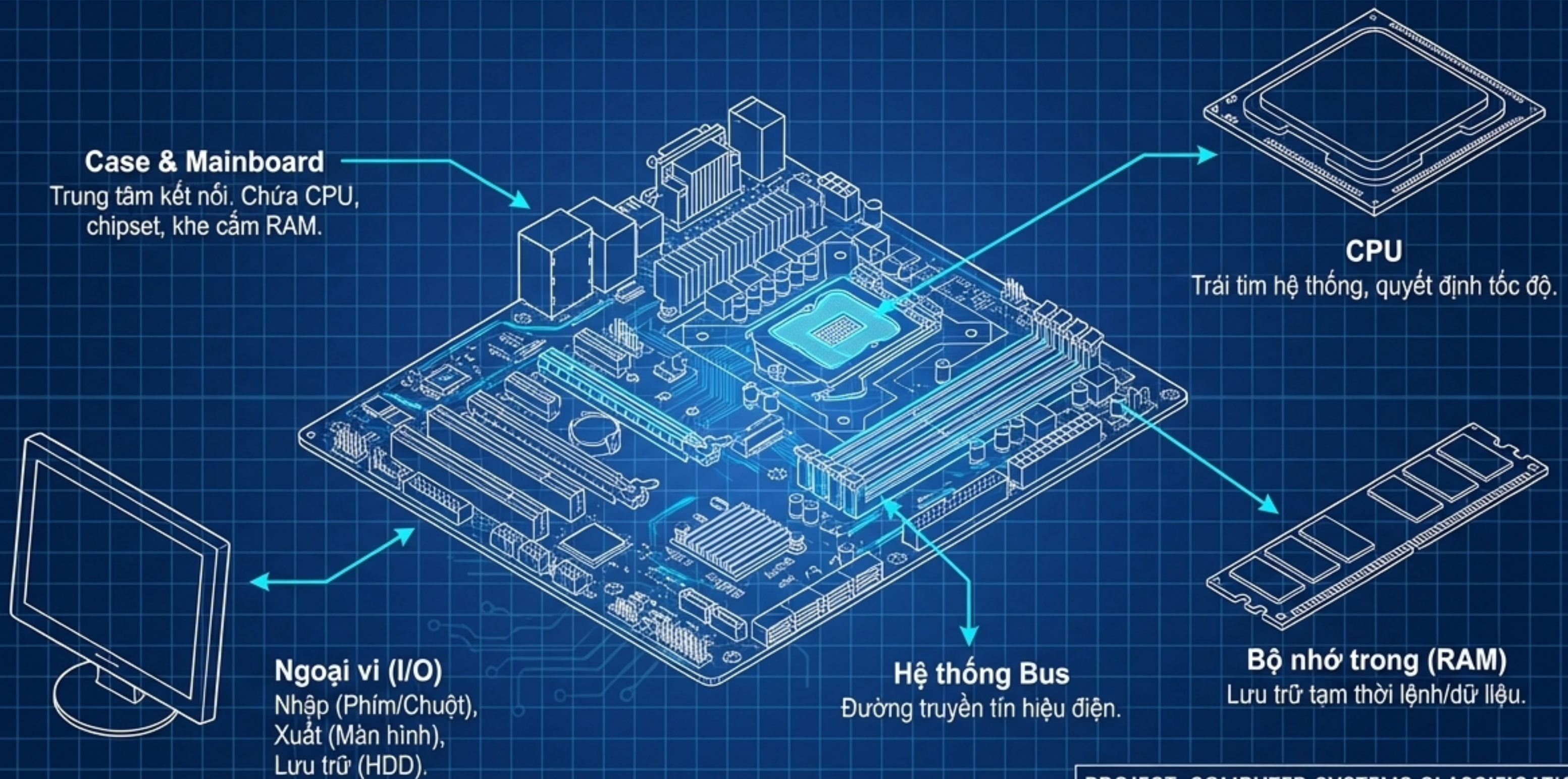
Bộ xử lý (CPU)
Thực thi tuần tự từng lệnh (Gồm ALU và CU).



Thiết bị Vào/Ra
Giao tiếp môi trường ngoài.

PROJECT:		VON NEUMANN ARCHITECTURE	
DRAWING NO:		CS-SPEC-002	
ENGINEER: T. NGUYEN		REVISION: A	
DATE: 2024/05/22	SVLOTI:	SHEET: 1 OF 1	

Sơ đồ Khối Vật lý của PC



PROJECT: COMPUTER SYSTEMS CLASSIFICATION

DRAWING NO: CS-SPEC-003

DATE: 703A:06:22

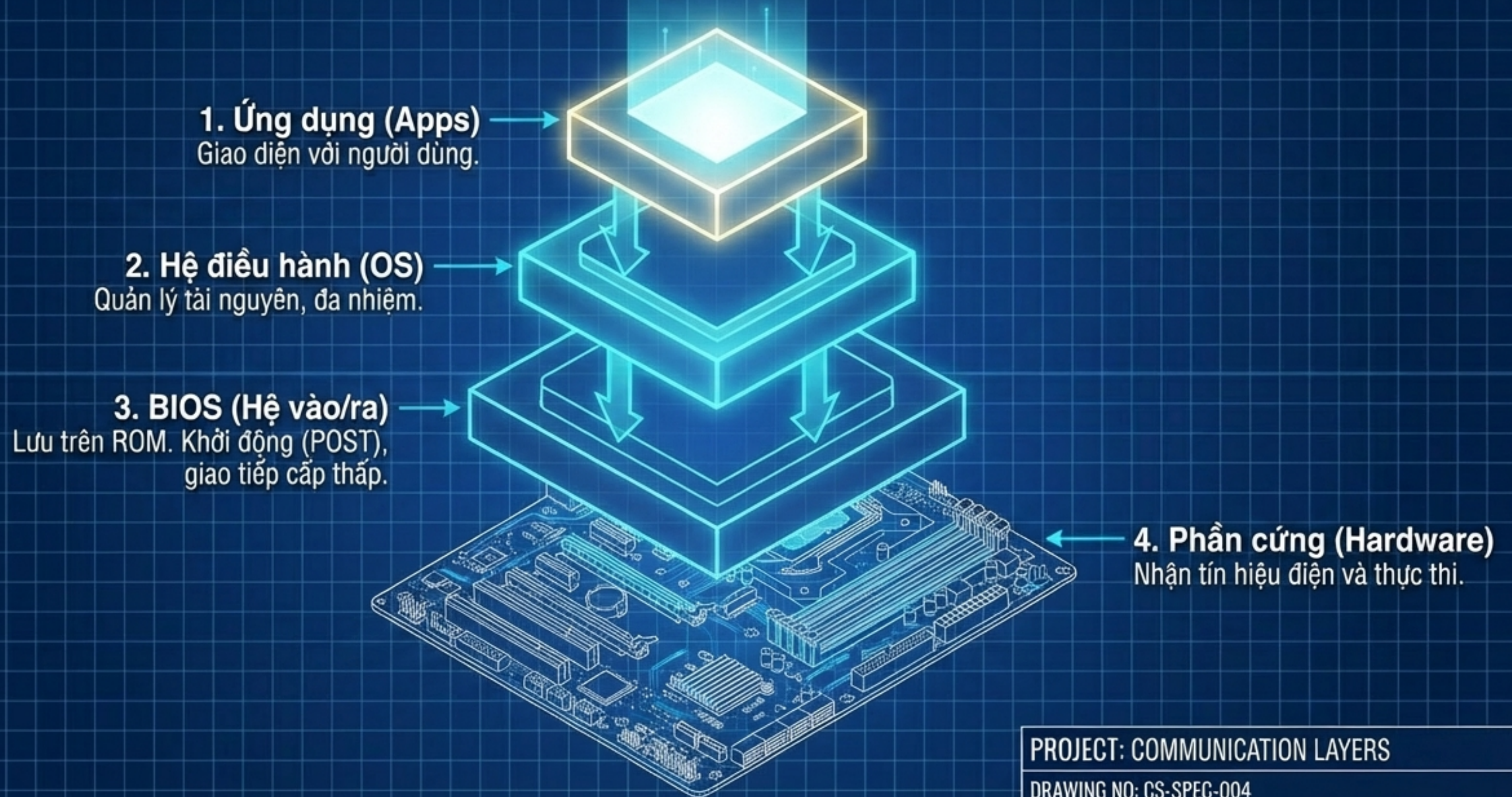
ENGINEER: T. NGUYEN

SHEET: 1 OF 1

REV:

A

Phân tầng Giao tiếp: Từ Mã nguồn đến Vi mạch



PROJECT: COMMUNICATION LAYERS

DRAWING NO: CS-SPEC-004

DATE: 703A:06:22

ENGINEER: T. NGUYEN

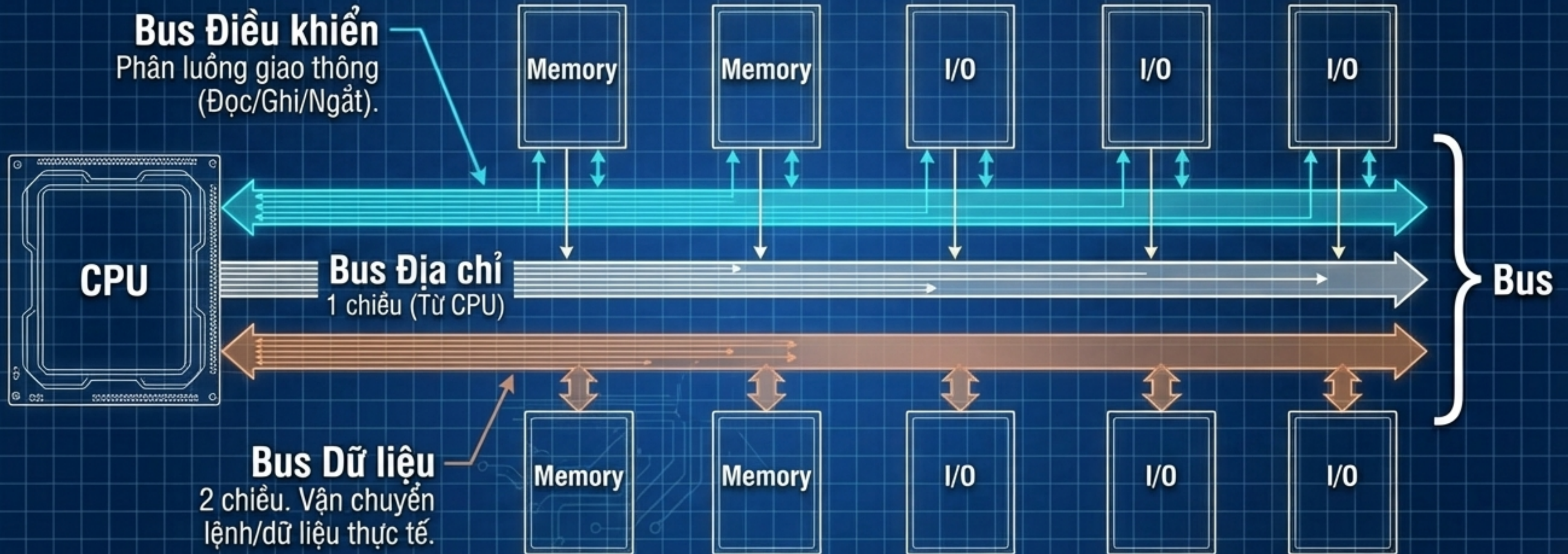
SHEET: 1 OF 1

REV:

A

Hệ thống Bus: Huyết mạch của Dữ liệu

Bus là tập hợp đường truyền tín hiệu điện. Độ rộng bus quyết định khả năng hệ thống.



PROJECT: BUS SYSTEM ARCHITECTURE

DRAWING NO: CS-SPEC-005

DATE: 703A:06:22

ENGINEER: T. NGUYEN

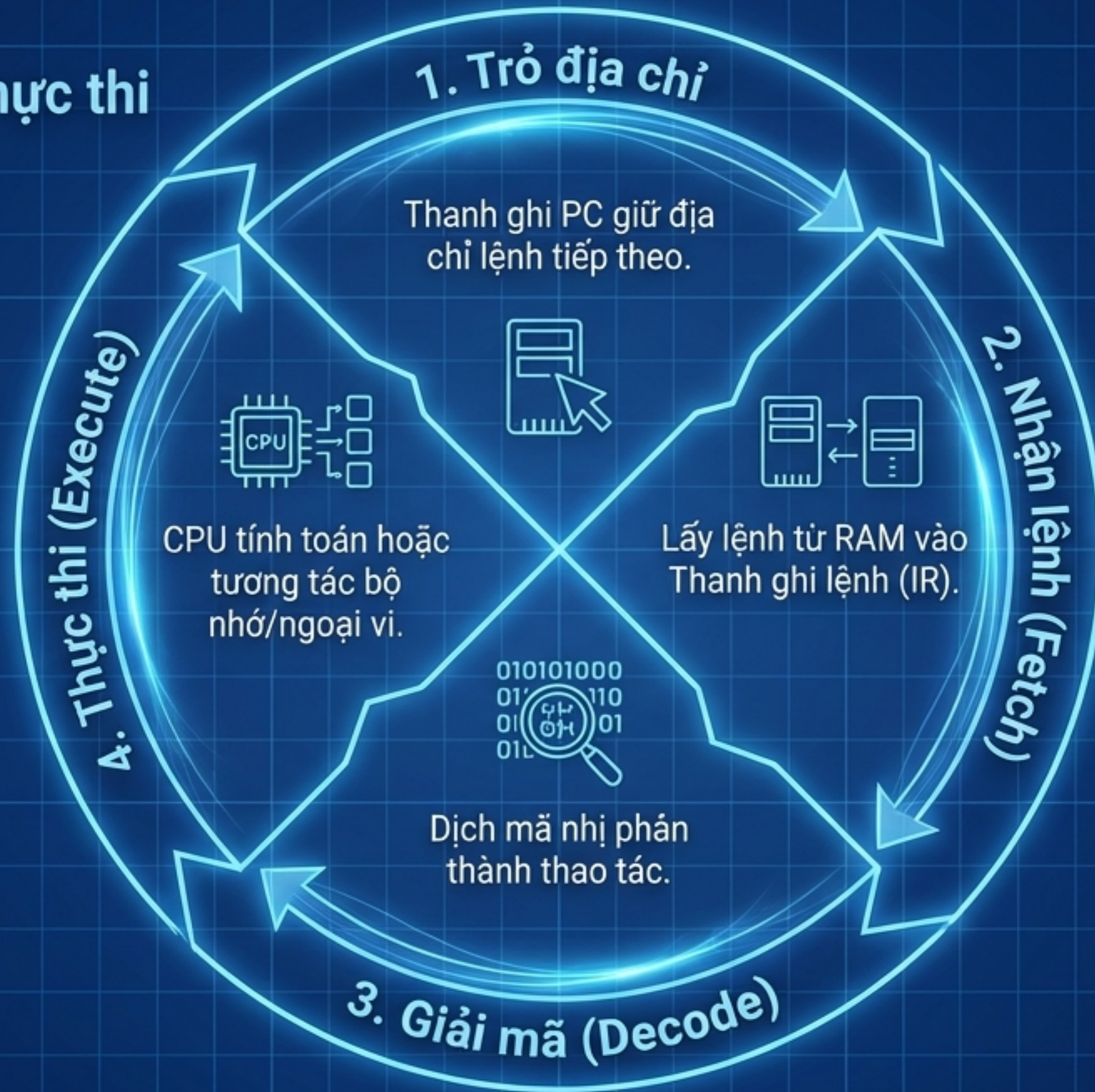
SHEET: 1 OF 1

REV:

A

Nhịp đập CPU:

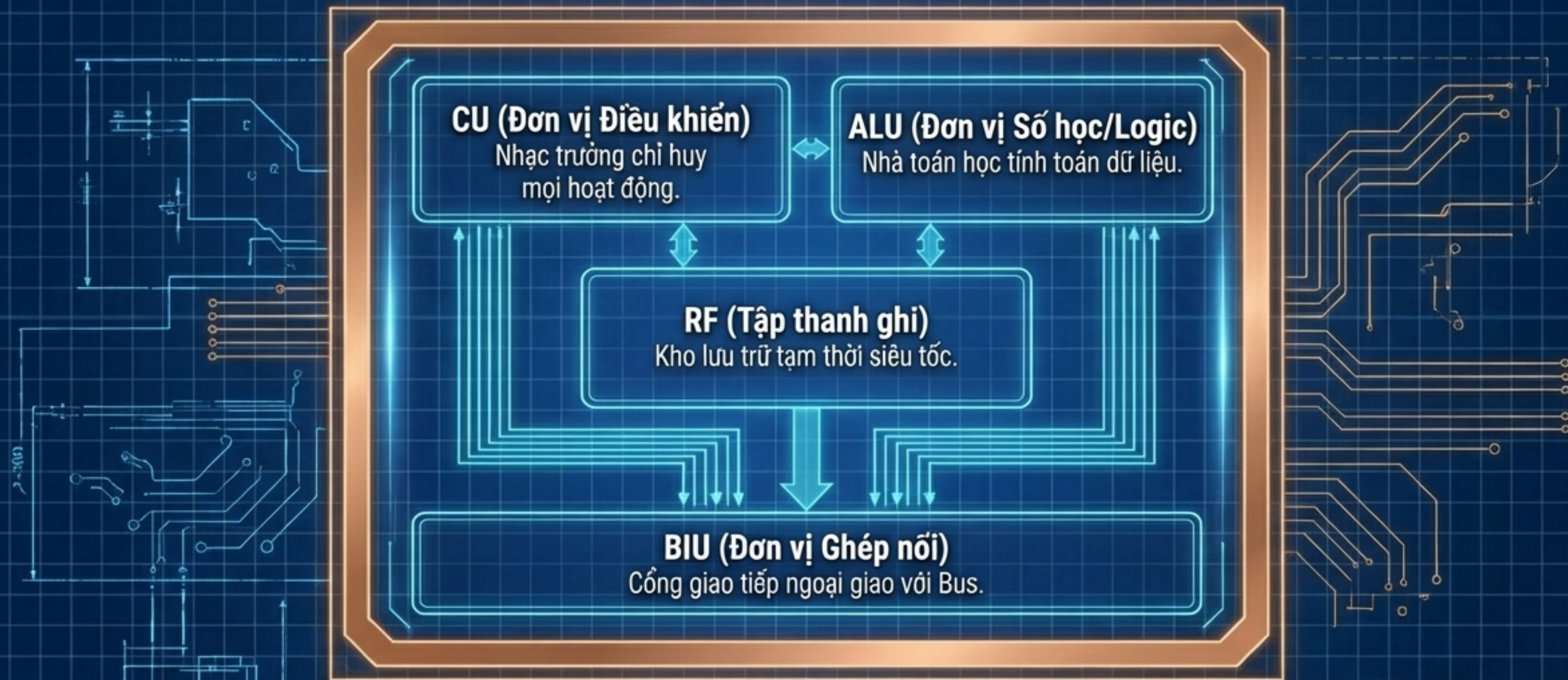
Chu trình Nhận và Thực thi



PROJECT:	CPU INSTRUCTION CYCLE		
DATE:	703A:06:22	DOCUMENT NO:	CS-SPEC-006
ENGINEER:	T. NGUYEN	SHEET: 1 OF 1	REV: A

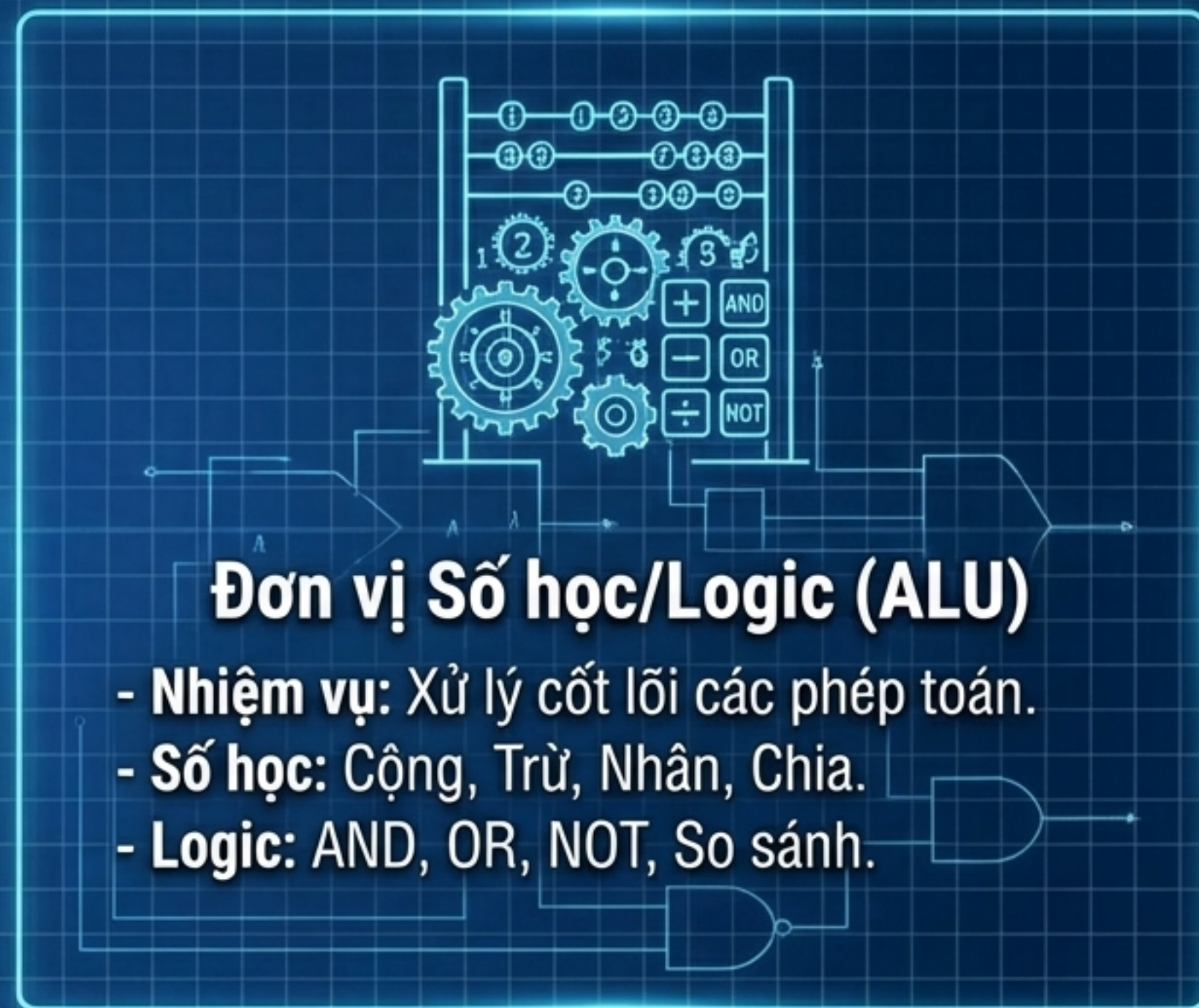
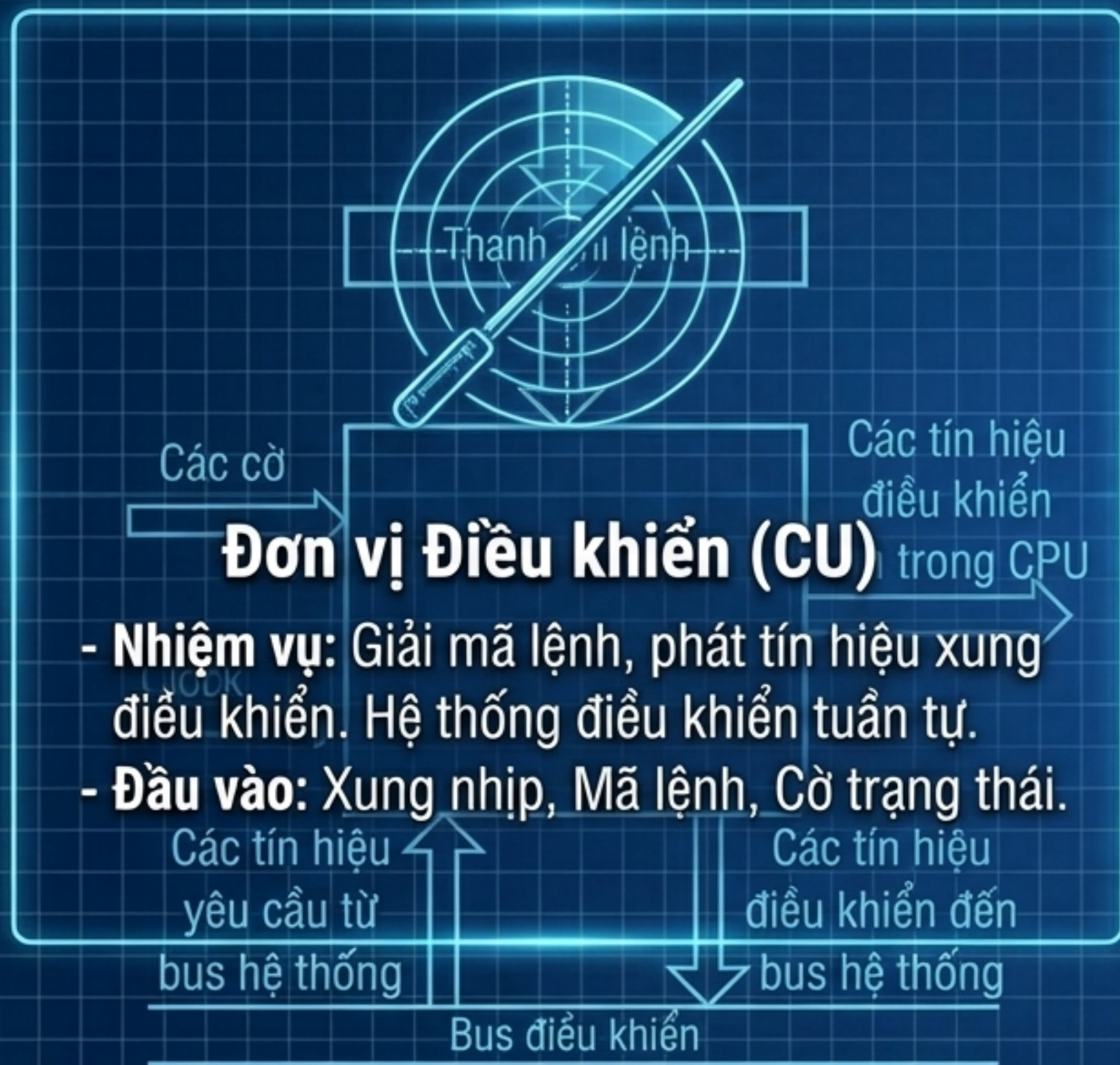
Giải phẫu Vi kiến trúc CPU

CPU là một hệ thống phân chia nhiệm vụ chặt chẽ, không phải khối đặc.



PROJECT:	CPU MICROARCHITECTURE	
DATE:	703A:08:22	DRAWING NO:
ENGINEER:	T. NGUYEN	CS-SPEC-007
		SHEET: 1 OF 1
		REV: A

Khối Nã bộ: Nhạc trưởng (CU) và Nhà Toán học (ALU)



PROJECT:	CPU MICROARCHITECTURE	
DATE:	703A.08.22	DRAWING NO: CS-SPEC-008
ENGINEER:	T. NGUYEN	SHEET: 1 OF 1
REV:	A	

Tập Thanh Ghi: Bộ Nhớ Siêu Tốc Cục Bộ

Chứa dữ liệu tạm thời phục vụ tức thời cho thao tác hiện tại. Tốc độ cao hơn RAM hàng chục lần.



AX (Accumulator): Chứa kết quả tính toán.

BX (Base): Thanh ghi cơ sở.

CX (Counter): Thanh ghi đếm.

DX (Data): Thanh ghi dữ liệu.

PROJECT: CPU MICROARCHITECTURE

DATE: 703A.08:22

DRAWING NO: CS-SPEC-009

REV:

DESIGNER: T. NGUYEN

SHEET: 1 OF 1

A

Kim Tự Tháp Phân Cấp Bộ Nhớ



Tập Thanh ghi (Registers)

Nằm trong lõi CPU. Tốc độ cao nhất, dung lượng Bytes.

Cache L1/L2/L3

Sát lõi CPU. Lưu lệnh chờ thực thi, chống nghẽn cổ chai.

Bộ nhớ Chính (RAM/ROM)

Nơi nạp chương trình. Dung lượng GB.

Bộ nhớ Ngoài (HDD)

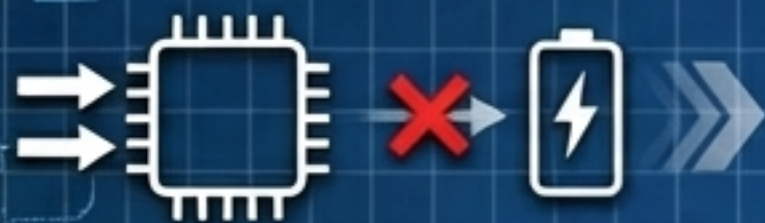
Ổ cứng từ tính. Chậm nhất, dung lượng TB.

PPH/MCT: CPU MICROARCHITECTURE		
DATE: 703A.08:22	DIAGRAM I-G: CS-SPEC-010	REV: A
CHỈ NHÃNG: T. NGUYEN	SHEET: 1 OF 1	

Cận Cảnh Bộ Nhớ Bán Dẫn

RAM

Đọc/Ghi liên tục. Mất dữ liệu khi cúp điện.



ROM

Chỉ đọc. Lưu cố định (BIOS).



SRAM (Tĩnh)

6 transistor MOS. Rất nhanh, đắt đỏ.
Dùng làm Cache. Không cần làm tươi.



DRAM (Động)

1 tụ điện + 1 transistor. Chậm/rẻ hơn.
Bắt buộc mạch làm tươi liên tục để giữ dữ liệu.



PPIMKCT: CPU MICROARCHITECTURE

DATE: 708A.08.22

DR/AMUNG I-G: CS-SPEC-011

REV:

DTB HANG: T. NGUYEN

SHEET: 1 OF 1

A

Giải phẫu Cơ học: Ổ đĩa cứng (HDD)

① Đĩa từ (Platter)

Nhôm/thủy tinh phủ từ tính.
Quay đồng tốc 300-360 vòng/phút.

② Trục quay (Spindle)

Động cơ điện giữ đĩa quay.

③ Đầu từ (Read/Write Head)

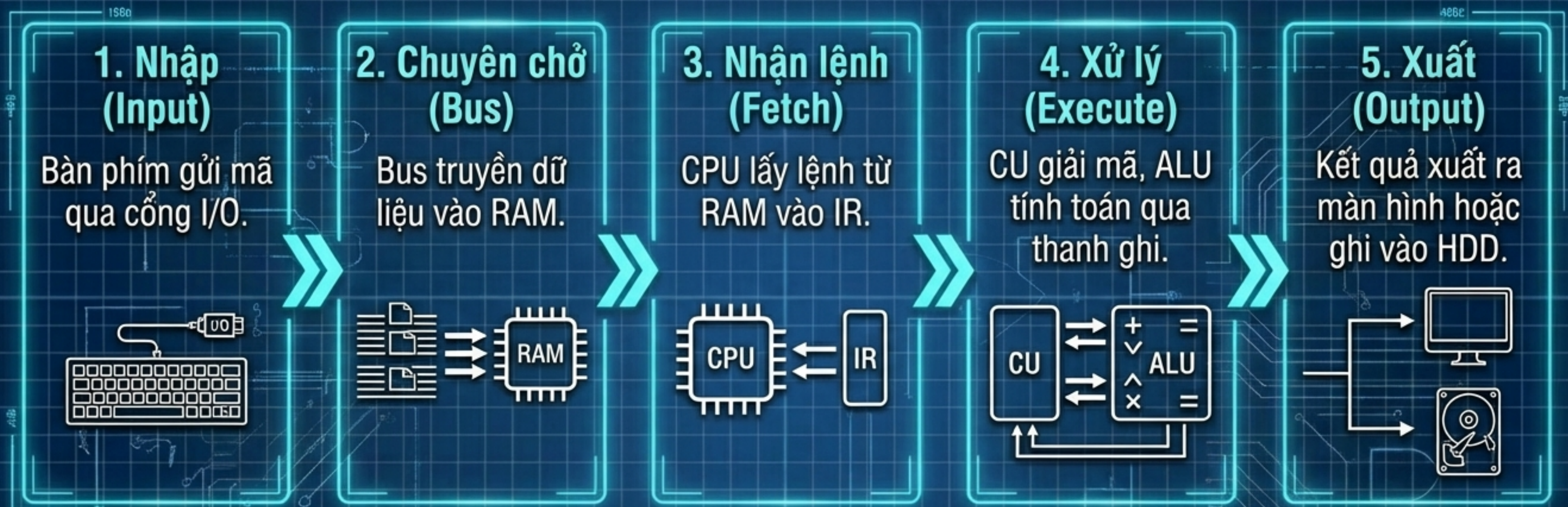
Lơ lửng sát mặt đĩa để đọc/ghi.

④ Cơ cấu Dịch chuyển

Tịnh tiến tay đòn định vị Track/Sector.

PPIWCT: CPU MICROARCHITECTURE		
DATE: 708A.08.22	DR/AVUMG I-G: CS-SPEC-011	REV: A
OTA INBGT: T. NGUYEN	SHEET: 1 OF 1	

Tổng kết: Hành trình của một Lệnh Máy tính



Mọi tác vụ phức tạp nhất thế giới đều được xây từ hàng tỷ chu trình đơn giản này mỗi giây.

PROJECT: CPU MICROARCHITECTURE		
DATE: 708A.08.22	DOCUMENT ID: CS-SPEC-011	REV: A
DESIGNER: T. NGUYEN	SHEET: 1 OF 1	